ΨΗΦΙΑΚΑ ΚΥΚΛΩΜΑΤΑ - ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΣΚΗΣΗ 4

ΔΥΑΔΙΚΟΣ ΑΘΡΟΙΣΤΗΣ-ΑΦΑΙΡΕΤΗΣ

Σκοπός: Να μελετηθούν αριθμητικά κυκλώματα δυαδικής πρόσθεσης και αφαίρεσης. Να σχεδιαστούν τα κυκλώματα από τους πίνακες αληθείας τους και να υλοποιηθούν-επαληθευθούν στο ράστερ.

4.1 Θεωρητική εισαγωγή

4.1.1 Το κύκλωμα του ημιαθροιστή

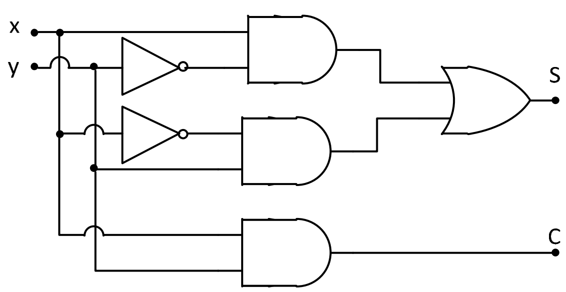
Η πρόσθεση δύο δυαδικών ψηφίων (bits) μπορεί να έχει τις εξής εισόδους και εξόδους: 0+0=0, 0+1=1, 1+0=1 και 1+1=10, όπου το τελευταίο αποτέλεσμα αντιστοιχεί προφανώς στο δεκαδικό 2, που για να περιγραφεί στο δυαδικό σύστημα χρειάζεται δύο bits, καθώς η πρόσθεση παράγει ένα ακόμη σημαντικό ψηφίο, ως κρατούμενο.
Ο ημιαθροιστής είναι ένα συνδυαστικό κύκλωμα που λαμβάνει στην είσοδο δύο ψηφία και παράγει στην έξοδο επίσης δύο ψηφία, το άθροισμα των εισόδων (S) και το καρατούμενο (C) της πρόσθεσης. Αυτό είναι το απλούστερο αριθμητικό κύκλωμα, που μπορεί να χρησιμοποιηθεί στα υπολογιστικά συστήματα.
Ο πίνακας αληθείας του ημιαθροιστή φαίνεται στο Σχήμα 4.1. Από τον πίνακα αληθείας μπορεί να προκύψει εύκολα η μορφή του κυκλώματος του ημιαθροιστή, ως άθροισμα γινομένων. Προκύπτουν δύο κυκλώματα, ένα για το άθροισμα S και ένα για το κρατούμενο C:

$$S = \bar{x}y + x\bar{y} \quad (4.1)$$

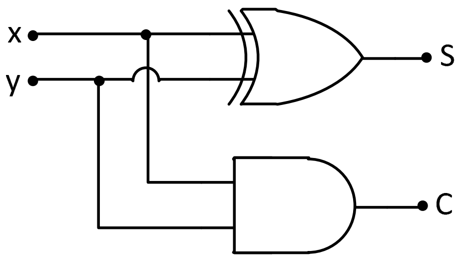
$$C = xy \quad (4.2)$$

Το κύκλωμα που περιγράφουν οι παραπάνω εξισώσεις φαίνεται στο Σχήμα 4.1. Οι εκφράσεις (4.1) και (4.2) οδηγούν στο συμπέρασμα ότι το άθροισμα μπορεί να υλοποιηθεί ισοδύναμα με τη βοήθεια μιας πύλης XOR, ενώ το κρατούμενο προφανώς υλοποιείται με τη βοήθεια μιας πύλης AND (Σχήμα 4.2).

x	**y**	**C**	**S**
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0



Σχήμα 4.1: **Πίνακας αληθείας ημιαθροιστή και υλοποίηση με τη μορφή αθροίσματος γινομένων**



Σχήμα 4.2: **Υλοποίηση του ημιαθροιστή με πύλη XOR και AND**

4.1.2 Το κύκλωμα του πλήρη αθροιστή (Full Adder)

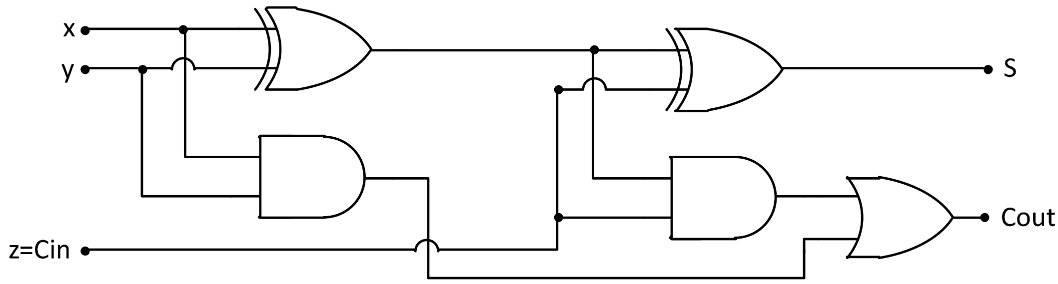
Όταν προστίθενται δυαδικά ψηφία x, y, ίδιας τάξης, που ανήκουν σε διαφορετικούς δυαδικούς αριθμούς, τότε είναι απαραίτητο να προστεθεί και τυχόν κρατούμενο, που προέκυψε από τη δυαδική πρόσθεση ψηφίων προηγούμενης τάξης. Ένα κύκλωμα αθροιστή που δέχεται ως είσοδο τρία δυαδικά ψηφία x, y, Cin, και παράγει ως έξοδο δύο δυαδικά ψηφία, το άθροισμα S και το κρατούμενο Cout, λέγεται πλήρης αθροιστής. Τα δύο δυαδικά ψηφία της εξόδου είναι επαρκή, ώστε να φιλοξενήσουν τους δυαδικούς αριθμούς 00, 01, 10, 11 (δηλαδή στο δεκαδικό σύστημα 0 έως 3) που είναι τα πιθανά αποτελέσματα από την πρόσθεση τριών δυαδικών ψηφίων.
Ο πίνακας αληθείας του πλήρη αθροιστή φαίνεται στο σχήμα 4.3. Περιλαμβάνει τρεις μεταβλητές εισόδου x, y, z, που αντιστοιχούν στα τρία bits x, y, Cin. Περιγράφει δύο λογικές συναρτήσεις, μία για το άθροισμα S και μία για το κρατούμενο εξόδου Cout. Η κάθε μία από αυτές μπορεί να γραφεί ως άθροισμα ελαχιστόρων, κατά τα γνωστά, και να απλοποιηθεί σύμφωνα με τους κανόνες της άλγεβρας Boole. Έτσι, προκύπτει:

$$S = \overline{x}\,\overline{y}z + \overline{x}y\overline{z} + x\overline{y}\,\overline{z} + xyz \qquad (4.3)$$

$$Cout = xy + xz + yz \qquad (4.4)$$

z=Cin	x	y	Cout	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Σχήμα 4.3: **Ο πίνακας αληθείας του πλήρη αθροιστή**



Σχήμα 4.4: **Υλοποίηση του πλήρη αθροιστή με δύο ημιαθροιστές και μία πύλη OR**

Σύμφωνα με τις παραπάνω εκφράσεις (4.3) και (4.4), ο πλήρης αθροιστής χρειάζεται τέσσερις πύλες AND τριών εισόδων και μία πύλη OR τριών εισόδων για το άθροισμα S. Επίσης, χρειάζεται πύλες NOT για την αντιστροφή των εισόδων. Για το κρατούμενο εξόδου Cout χρειάζεται μία πύλη OR τριών εισόδων και τρεις πύλες AND δύο εισόδων.
Ισοδύναμα, ο πλήρης αθροιστής μπορεί να υλοποιηθεί με δύο ημιαθροιστές, από τους οποίους ο πρώτος προσθέτει τα x και y και ο δεύτερος προσθέτει στο πρώτο άθροισμα το κρατούμενο εισόδου. Το τελικό κρατούμενο προκύπτει με μία OR, που εξάγει μονάδα αν οποιαδήποτε από τις δύο βαθμίδες πρόσθεσης παράγει κρατούμενο 1. Το κύκλωμα αυτό φαίνεται στο σχήμα 4.4.

4.1.3 Δυαδικός αθροιστής μη προσημασμένων αριθμών 4-bit-Ιεραρχική σχεδίαση

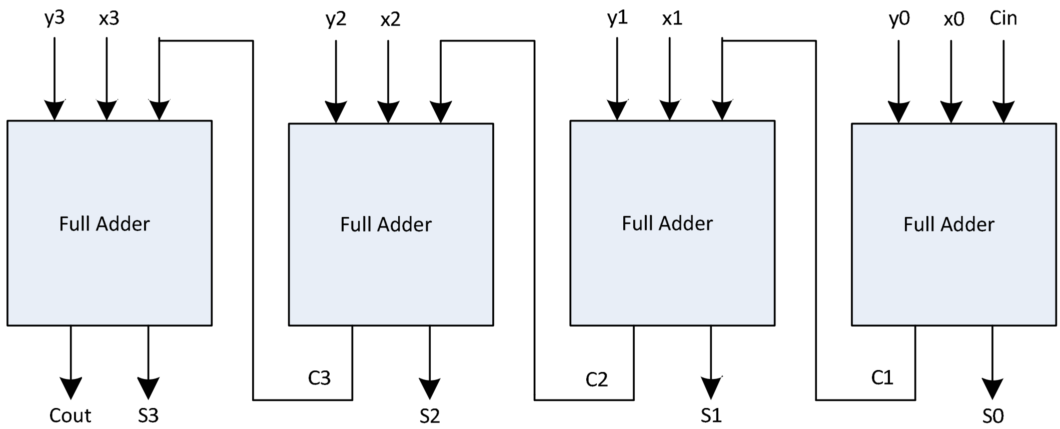
Το κύκλωμα του πλήρη αθροιστή που παρουσιάστηκε στα προηγούμενα μπορεί να αθροίσει δύο δυαδικά ψηφία και να παράγει το κρατούμενό τους. Προκειμένου να αθροίσουμε αριθμούς με περισσότερα ψηφία, χρησιμοποιούμε έναν πλήρη αθροιστή για το κάθε ζεύγος ψηφίων αντίστοιχης τάξης. Έστω ότι θέλουμε να αθροίσουμε μη προσημασμένους αριθμούς με τέσσερα δυαδικά ψηφία:

x3 x2 x1 x0
y3 y2 y1 y0
____
Cout s3 s2 s1 s0

Για παράδειγμα:

1010
0101
______
0 1111

Είναι φανερό ότι θα πρέπει να αθροίσουμε τα ψηφία πρώτης, δεύτερης κ.λπ. τάξης, ανά δύο. Όπου παράγεται κρατούμενο θα πρέπει να το προσθέσουμε στο επόμενης τάξης δυαδικό άθροισμα. Έτσι, σχεδιάζουμε μια ιεραρχική διάταξη, όπου επαναλαμβάνουμε απαράλαχτη τη βαθμίδα του πλήρη αθροιστή του Σχήματος 4.4, δίνοντας κάθε φορά ως εισόδους τα bits αντίστοιχης τάξης και μεταφέροντας το κρατούμενο στην επόμενη βαθμίδα πρόσθεσης. Το κύκλωμα αυτό φαίνεται στο Σχήμα 4.5.
Ο πλήρης αθροιστής 4-bit αποτελεί κύκλωμα της τυπικής λογικής με τον κωδικό 74283. Το κύκλωμα αυτό λαμβάνει εισόδους A και B, δύο μη προσημασμένους αριθμούς 4-bit, καθώς και είσοδο αρχικού κρατουμένου Cin. Παράγει το άθροισμα S 4-bit και το κρατούμενο εξόδου Cout.



Σχήμα 4.5 Κύκλωμα αθροιστή 4-bit με επανάληψη της δομής του πλήρη αθροιστή και διάδοση κρατούμενου

4.1.4 Δυαδικός αφαιρέτης

Το κύκλωμα της αφαίρεσης προκύπτει από το κύκλωμα της πρόσθεσης. Ας θυμηθούμε ότι η αφαίρεση ισοδυναμεί με την πρόσθεση στον αφαιρέτη του αρνητικά προσημασμένου αφαιρετέου:

$$D = A - B = A + (-B) \qquad (4.5)$$

Άρα, για το σκοπό της αφαίρεσης μπρούμε να χρησιμοποιήσουμε το κύκλωμα του πλήρη αθροιστή, όταν στην είσοδο y εισάγουμε το –B και στην είσοδο x το A..

Το συμπλήρωμα ως προς δύο

Εδώ, πρέπει να θυμηθούμε από τη θεωρία ότι οι αρνητικά προσημασμένοι αριθμοί μπορούν να παρασταθούν με **το συμπλήρωμα του αριθμού ως προς δύο**. Το συμπλήρωμα ως προς δύο προκύπτει αν στο συμπλήρωμα ως προς ένα προσθέσουμε τη μονάδα. Έτσι, ο δεκαδικός αριθμός -3 θα γραφεί με το συμπλήρωμα ως προς δύο ως εξής:
Λαμβάνουμε το συμπλήρωμα ως προς ένα:

0011→1100

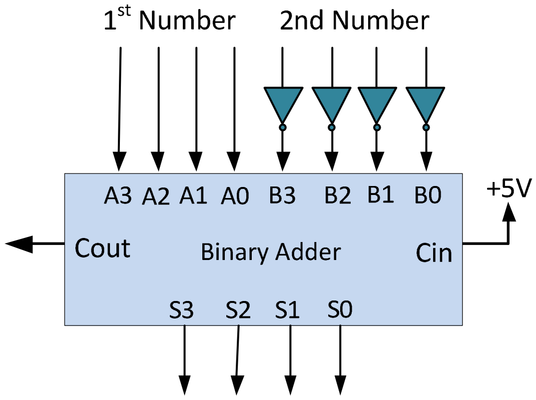
Προσθέτουμε τη μονάδα:

1100+1 = 1101

Ο αριθμός 1101 (δηλαδή ο 13 στο δεκαδικό) είναι το συμπλήρωμα ως προς 2 του 0011 (3 στο δεκαδικό), δηλαδή ο -3.
Με το συμπλήρωμα ως προς 2 του B η πράξη της αφαίρεσης γράφεται ως εξής:

$$D = A - B = A + (-B) = A + (\overline{B} + 1) \qquad (4.6)$$

Σύμφωνα με την παραπάνω σχέση, ένας απλός τρόπος για να υλοποιήσουμε τον αφαιρέτη, με βάση τον δυαδικό αθροιστή του Σχήματος 4.5, είναι να δημιουργήσουμε το συμπλήρωμα του B με πύλες NOT και να εισάγουμε στην είσοδο κρατουμένου τη μονάδα, όπως φαίνεται στο παρακάτω σχήμα.



Σχήμα 4.6 Δυαδικός αφαιρέτης 4-bit

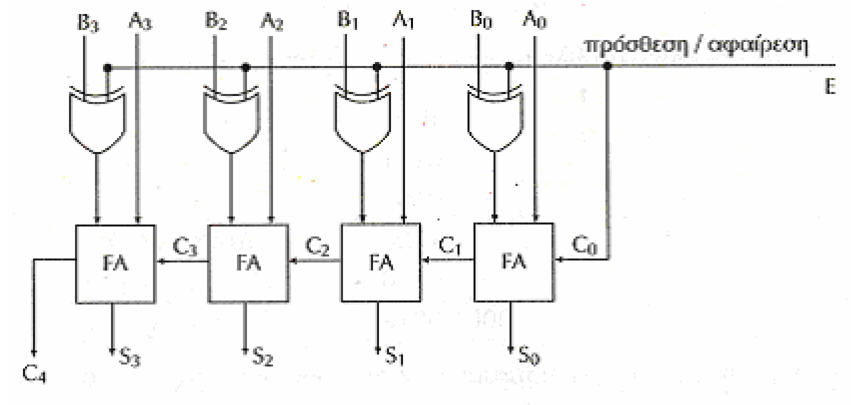
Αν θεωρήσουμε αριθμούς *N* δυαδικών ψηφίων (*N* bit) τότε οι προσημασμένοι αριθμοί που μπορούν να παρασταθούν είναι από -2^{N-1} έως $+(2^{N-1}-1)$ (στο δεκαδικό σύστημα). Έτσι, σε αριθμούς τεσσάρων δυαδικών ψηφίων (4 bit) οι προσημασμένοι αριθμοί που μπορούν να παρασταθούν είναι από -8 έως +7. Από αυτούς, οι θετικοί (0 έως 7) παριστάνονται κατά τα γνωστά με 0000 έως 0111, έχοντας ως bit προσήμου το 0. Οι αρνητικοί (-8 έως -1) παριστάνονται με το συμπλήρωμα ως προς δύο, δηλαδή από 1000 έως 1111 (να το εξετάσετε ως άσκηση). Δηλαδή, το συμπλήρωμα ως προς 2 ενός αριθμού y με τέσσερα δυαδικά ψηφία (4-bit) προκύπτει στο δεκαδικό σύστημα αν αφαιρέσουμε από το 16 τον αριθμό y:

$$\text{συμπλήρωμα ως προς 2 του δεκαδικού } y = 16 - y \qquad (4.7)$$

Έτσι, για να μετατρέψουμε σε αρνητικό το 3 βρίσκουμε το 16-3=13. Οι αρνητικοί έχουν ως bit προσήμου το 1.
Σύμφωνα με τα παραπάνω, η σχέση (4.6) γράφεται ως εξής, με τους αριθμούς γραμμένους στο δεκαδικό σύστημα:

$$D_{10} = A_{10} - B_{10} = A_{10} + 16 - B_{10} = 16 + (A_{10} - B_{10}) \qquad (4.8)$$

Όταν το αποτέλεσμα της αφαίρεσης A-B είναι θετικό ή μηδέν (A≥B), τότε το τελικό αποτέλεσμα $S_3S_2S_1S_0$ θα προκύψει μεγαλύτερο ή ίσο του 16, άρα το κρατούμενο θα είναι μονάδα (Cout=1). Στην αντίθετη περίπτωση, που το αποτέλεσμα της αφαίρεσης A-B είναι αρνητικό, το κρατούμενο θα προκύψει μηδέν (Cout=0). Τότε, ως μέτρο της διαφοράς λαμβάνεται το συμπλήρωμα ως προς δύο του $S_3S_2S_1S_0$ και το πρόσημο του αποτελέσματος θεωρείται αρνητικό.
Το κύκλωμα του Σχήματος 4.7 εκτελεί την πράξη της πρόσθεσης ή της αφαίρεσης, ανάλογα με την τιμή του ακροδέκτη E. Όταν το E=0 εκτελεί την πρόσθεση. Όταν το E=1 εκτελεί την αφαίρεση. Να δικαιολογήσετε τη χρήση των πυλών XOR.

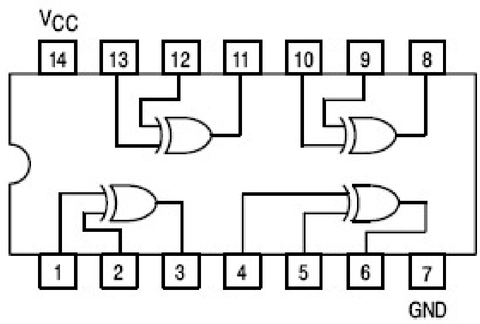


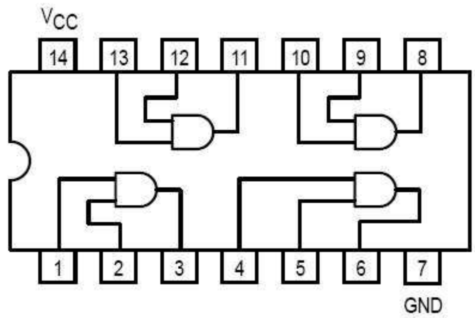
Σχήμα 4.7 **Κύκλωμα παράλληλου δυαδικού αθροιστή/αφαιρέτη τεσσάρων δυαδικών ψηφίων**

4.2 Εργαστηριακό μέρος

4.2.1 Υλοποίηση του ημιαθροιστή

Τα διαγράμματα ακροδεκτών των ολοκληρωμένων κυκλωμάτων 7486 (XOR) και 7408 (AND) φαίνονται στο Σχήμα 4.8.



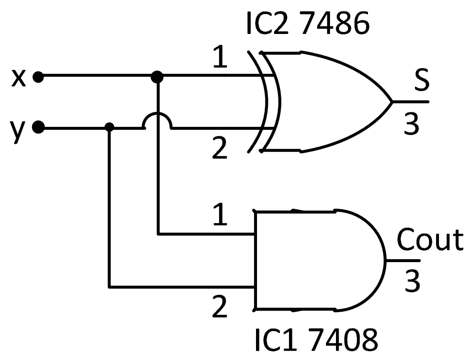


Σχήμα 4.8: **Διαγράμματα ακροδεκτών των ολοκληρωμένων κυκλωμάτων 7486 (πύλη XOR) και 7408 (πύλη AND)**

1) Να υλοποιήσετε στο ράστερ το παρακάτω κύκλωμα του ημιαθροιστή (Σχήμα 4.9), χρησιμοποιώντας τα ολοκληρωμένα κυκλώματα του Σχήματος 4.8. Στο Σχήμα 4.9 δίνονται οι αριθμοί των ακροδεκτών που πρέπει να συνδεθούν μεταξύ τους, καθώς και με τις εισόδους-εξόδους.

2) Να χρησιμοποιήσετε τους εργαστηριακούς διακόπτες προκειμένου να δώσετε τιμές στις εισόδους x, y. Να συνδέσετε LEDs κατά τα γνωστά στις εξόδους S και C και να συμπληρώσετε τον πίνακα αληθείας του ημιαθροιστή. Διατηρείστε το κύκλωμα του ημιαθροιστή στο ράστερ, ώστε να το επεκτείνετε στο επόμενο βήμα της άσκησης.

x	y	C	S
0	0		
0	1		
1	0		
1	1		

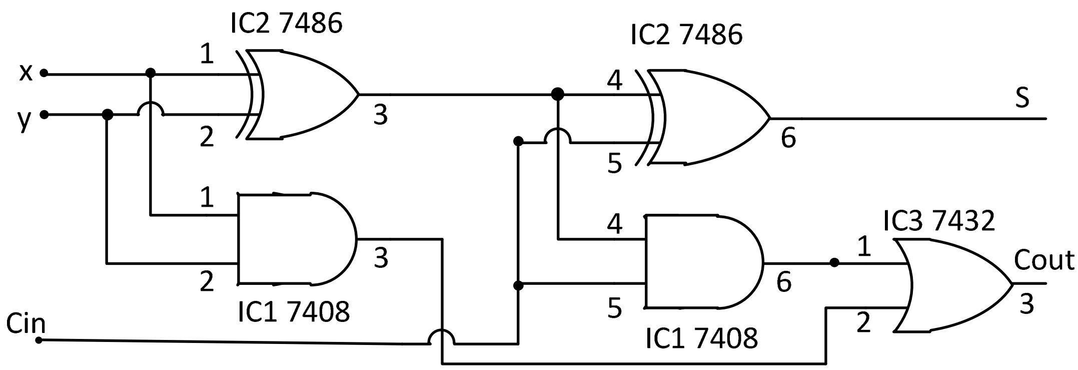


Σχήμα 4.9: **Ο πίνακας αληθείας (αριστερά) του ημιαθροιστή πρέπει να συμπληρωθεί με βάση τις τιμές των εξόδων για κάθε αντίστοιχο ζεύγος εισόδων, αφού υλοποιήσετε το κύκλωμα που φαίνεται παραπάνω.**

4.2.2 Υλοποίηση του πλήρη αθροιστή

1) Επαναλάβετε το κύκλωμα του ημιαθροιστή, ως συνέχεια του προηγούμενου κυκλώματος, χρησιμοποιώντας ακόμη μία πύλη XOR και AND από τα ολοκληρωμένα κυκλώματα 7486 και 7408. Κάντε τις συνδέσεις όπως φαίνεται στο παρακάτω Σχήμα 4.10. Χρησιμοποιείστε μια πύλη OR από το ολοκληρωμένο κύκλωμα 7432 για να λάβετε το τελικό κρατούμενο Cout.

2) Δώστε εισόδους x, y, Cin, με τη βοήθεια διακοπτών. Συνδέστε LEDs κατά τα γνωστά στις εξόδους S, Cout και συμπληρώστε τον πίνακα αληθείας, στο Σχήμα 4.11.



***Σχήμα 4.10*: Το κύκλωμα του πλήρη αθροιστή στο ράστερ**

z=Cin	x	y	Cout	S
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

***Σχήμα 4.11*: Να συμπληρωθεί ο πίνακας αληθείας του πλήρη αθροιστή**

Άσκηση: Να αποδείξετε ότι η έξοδος S του αθροίσματος του πλήρη αθροιστή, που δίνεται από τη σχέση (4.3):

$$S = \overline{x}\,\overline{y}z + \overline{x}y\overline{z} + x\overline{y}\,\overline{z} + xyz$$

γράφεται ισοδύναμα:

$$S = z \oplus (x \oplus y), \qquad (4.9)$$

σύμφωνα με την έξοδο S του Σχήματος 4.10 (z = Cin).

Επίσης, να αποδείξετε ότι η έξοδος κρατουμένου Cout του πλήρη αθροιστή, που δίνεται από τη σχέση (4.4):

$Cout=xy+xz+yz$,

γράφεται ισοδύναμα:

$$Cout = (x \oplus y) \cdot z + xy , \qquad (4.10)$$

σύμφωνα με την έξοδο Cout του Σχήματος 4.10.

Απόδειξη:

$S = \overline{x}\,\overline{y}z + \overline{x}y\overline{z} + x\overline{y}\,\overline{z} + xyz =$ ....

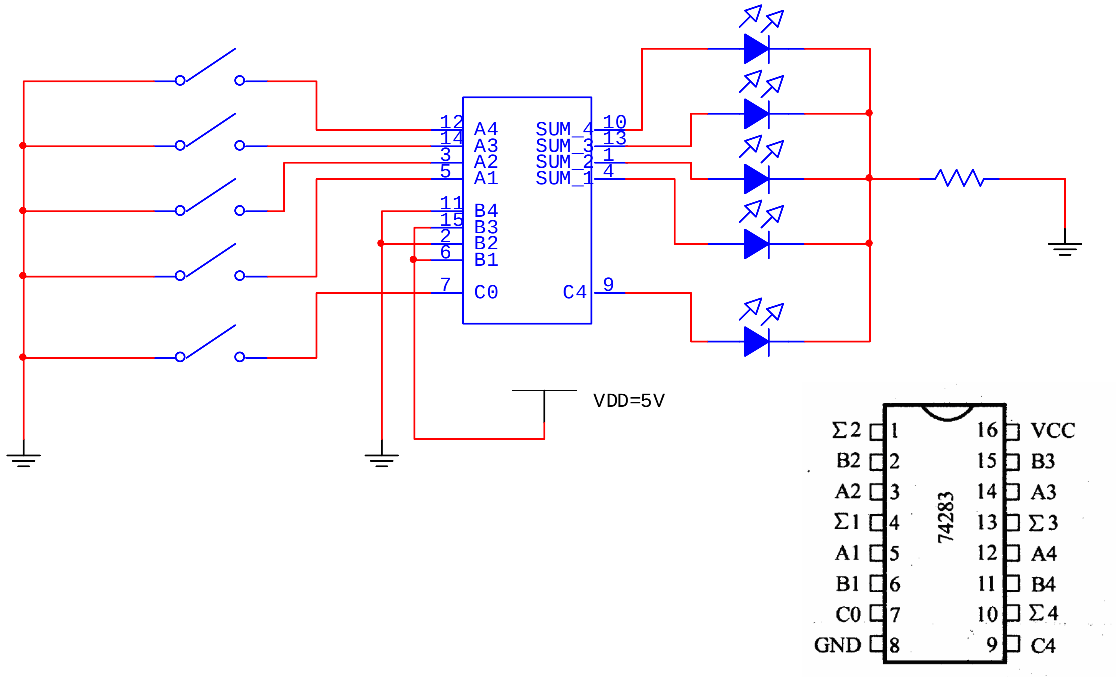
....

$Cout=xy+xz+yz =$ ....

....

4.2.3 Δυαδικός αθροιστής 4-bit με το ολοκληρωμένο κύκλωμα 74HC283

1) Να χρησιμοποιήσετε το ολοκληρωμένο κύκλωμα 74HC283, για να υλοποιήσετε έναν δυαδικό αθροιστή 4-bit. Στις εισόδους A4A3A2A1 να συνδέσετε ένα σετ τεσσάρων διακοπτών. Στις εισόδους B4B3B2B1 να θέσετε σταθερά τις καταστάσεις 0101 (δεκαδικός 5). Στις εξόδους SUM (Σ4Σ3Σ2Σ1) να συνδέσετε LEDs σε σειρά με τις προστατευτικές αντιστάσεις, κατά τα γνωστά.



***Σχήμα 4.12*: Κύκλωμα για τη μελέτη του δυαδικού αθροιστή 4-bit, με το ολοκληρωμένο κύκλωμα 74HC283**

2) Να δώσετε τιμές στον δυαδικό αριθμό Α μέσω των διακοπτών, σύμφωνα με τον παρακάτω πίνακα και να καταγράψετε τις τιμές των εξόδων Σ4Σ3Σ2Σ1 καθώς και την τιμή του κρατουμένου εξόδου.

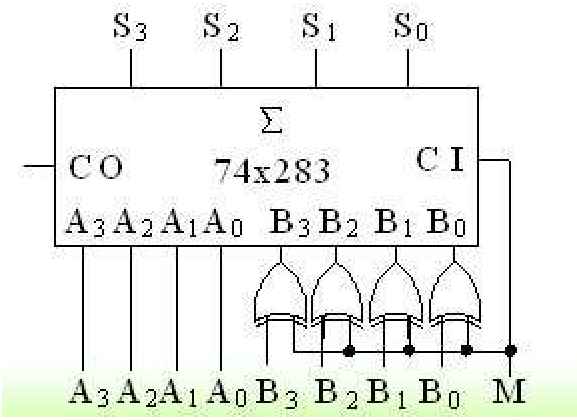
A		**B**		C_{in}	**Σ**		C_{out}
Δεκαδική τιμή	**Δυαδική τιμή**	**Δεκαδική τιμή**	**Δυαδική τιμή**		**Δεκαδική τιμή**	**Δυαδική τιμή**	
3		5	0101	0			
9		5	0101	1			
2		5	0101	0			
4		5	0101	1			
14		5	0101	0			

3) Να εκτιμήσετε αν τα αποτελέσματα ανταποκρίνονται στα αναμενόμενα (σχολιάστε)

....

4.2.4 Υλοποίηση του αφαιρέτη 4-bit

1) Υλοποιείστε τον αφαιρέτη με τα ολοκληρωμένα κυκλώματα 74HC283 και 7486, σύμφωνα με το παρακάτω σχήμα. Αναφερθείτε στα διαγράμματα ακροδεκτών των κυκλωμάτων, όπως αυτά παρουσιάστηκαν σε προηγούμενες παραγράφους.



2) Να δώσετε σταθερή τιμή A=0011 στον δυαδικό αριθμό A. Να συνδέσετε στους ακροδέκτες B4B3B2B1 διακόπτες και στην έξοδο C0 S3S2S1S0 διόδους LEDs, κατά τα γνωστά. Να δώσετε στον αριθμό B τις τιμές του παρακάτω πίνακα και να καταγράψετε το αποτέλεσμα της αφαίρεσης

A		**B**		**Cin**	**S**		**Cout**
Δεκαδική τιμή	**Δυαδική τιμή**	**Δεκαδική τιμή**	**Δυαδική τιμή**		**Δεκαδική τιμή**	**Δυαδική τιμή**	
3	0011	0		1			
3	0011	1		1			
3	0011	2		1			
3	0011	3		1			
3	0011	4		1			
3	0011	5		1			
3	0011	6		1			
3	0011	7		1			

3) Να εκτιμήσετε αν τα αποτελέσματα ανταποκρίνονται στα αναμενόμενα (σχολιάστε)

....

……………………………………………………………………………………………..